

Сдвоенный маломощный компаратор напряжения

Особенности

- Время задержки не более 300нс
- Возможные пределы изменения сопрягающих напряжений U_L от 2 до 17В
- Широкий диапазон питающих напряжений от ± 12 В до ± 18 В

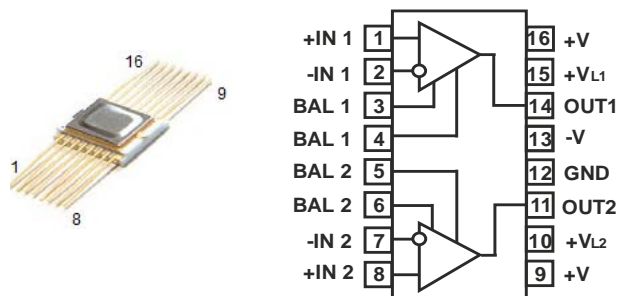
Применение

- Радиоэлектронная аппаратура
- Сопряжение по выходу с ИС положительной КМОП логики и с ТТЛ схемами
- Детекторы
- Генераторы импульсов
- При бланкировании (временном удалении) выходной информации

Назначение выводов (Вид сверху)

402.16-33

238.16-2



Типономиналы поставляемых микросхем

Тип изделия	Номер ТУ	Тип корпуса
597СА3А,Б Т АР	АЕЯР.431350.353ТУ	402.16-33
597СА3А,Б Т1 АР	АЕЯР.431350.353ТУ	402.16-33Н
597СА3 Н4 АР	АЕЯР.431350.353ТУ	б/к
К597СА3А,Б	БК0.348.590 ТУ	402.16-33Н
КР597СА3А,Б	БК0.348.590 ТУ	238.16-2

Обозначение	№	Назначение вывода
+IN1	1	Вход неинвертирующий КН1
-IN1	2	Вход инвертирующий КН1
BAL1	3, 4	Балансировка КН1
BAL2	5, 6	Балансировка КН2
-IN2	7	Вход инвертирующий КН2
+IN2	8	Вход неинвертирующий КН2
+V	9, 16	Плюс напряжения питания
VL2	10	Вывод для напряжения сопряжения КН2
OUT2	11	Выход КН2
GND	12	Общий
-V	13	Минус напряжения питания
OUT1	14	Выход КН1
VL1	15	Вывод для напряжения сопряжения КН1

Описание

Микросхемы **597СА3А,БТАР**, **597СА3А,БТ1АР**, **597СА3Н4АР** полностью соответствуют изделию 597СА3 по БКО.347.190 ТУ, представляет собой два автономных маломощных прецизионных компаратора напряжения (КН), предназначенных для сравнения входных напряжений и согласуемых по выходу с логическими уровнями цифровых ИС ТТЛ и КМОП серий.

Микросхема рассчитана на питание от двух источников постоянного напряжения $+V=15$ В $\pm 10\%$ и $-V= -15$ В $\pm 10\%$, и допускает симметричное изменение питающего напряжения в диапазоне от 12 до 18 В. Эксплуатация микросхем от одного источника питания запрещена.

Максимально-допустимый диапазон изменения входного напряжения компараторов ± 8 В. Для согласования уровня выходного сигнала компаратора с логическими уровнями ИС различных цифровых серий подключается дополнительный источник сопряжения U_L : при формировании логических уровней ТТЛ $U_L=+5$ В; при формировании логических выходных уровней положительной КМОП логики $U_L=+15$ В. При автономном подключении компараторов сопрягающие напряжения U_L могут различаться между собой для формирования нестандартных и стандартных выходных уровней. Возможные пределы изменения сопрягающих напряжений U_L от 2 до 17 В. Типовые зависимости выходных напряжений высокого и низкого уровней от сопрягающего напряжения U_L приведены в разделе - Основные зависимости параметров.

Для увеличения быстродействия КН рекомендуется подключение внешнего нагрузочного резистора, величина которого берется из расчета, что максимальный нагрузочный ток, втекающий в микросхему, не превышал 4мА для каждого компаратора. При таком варианте применения КН выводы для подачи напряжения сопряжения U_L должны оставаться свободными. Входные характеристики не изменяются. Схема электрическая принципиальная, основные схемы и Основные зависимости параметров применения приведены ниже.

КН изготавливаются для применения как в специальной аппаратуре, так и в аппаратуре широкого применения. КН **597СА3А,БТАР**, **597СА3А,БТ1АР** повышенной надежности дополнительно маркируются индексом **ОСМ**.

Габаритные чертежи указанных корпусов приведены ниже.

Основные электрические параметры при температуре: 0°C ±70 °C

Наименование параметра, единица измерения	Буквенное обозначение	597CA3A		597CA3Б		597CA3H4		K597CA3A KP597CA3A		K597CA3Б KP597CA3Б	
		не менее	не более	не менее	не более	не менее	не более	не менее	не более	не менее	не более
Напряжение смещения нуля, мВ ($U_{CC12} = \pm 16,5$ В, $U_L = 5,25$ В)	U_{IO}	-5	5	-5	5	-5	5	-5	5	-5	5
Выходное напряжение низкого уровня, В ($+V = 16,5$ В, $-V = -13,5$ В, $U_L = 5,25$ В, $U_{I1} = 0$ мВ, $U_{I2} = 10 \dots 8000$ мВ)	U_{OL}	-	0,4	-	0,4	-	0,4	-	0,4	-	0,4
Выходное напряжение высокого уровня, В ($+V = 13,5$ В, $-V = -16,5$ В, $U_L = 15,75$ В, $U_{I1} = 0$ мВ, $U_{I2} = -10 \dots -8000$ мВ)	U_{OH}	7,2	-	7,2	-	7,2	-	7,2	-	7,2	-
Ток потребления от положительного источника питания (для одного компаратора), мА ($+V = 16,5$ В, $-V = -16,5$ В, $U_L = 5,25$ В)	I_+	-	2,6	-	2,6	-	2,6	-	2,6	-	2,6
Ток потребления от отрицательного источника питания (для одного компаратора), мА ($+V = 16,5$ В, $-V = -16,5$ В, $U_L = 5,25$ В)	I_-	-	1	-	1	-	1	-	1	-	1
Входной ток, мкА ($+V = 16,5$ В, $-V = -16,5$ В, $U_L = 5,25$ В)	I_{I1}, I_{I2}	-	0,35	-	0,35	-	0,35	-	0,35	-	0,35
Разность входных токов, мкА ($+V = 16,5$ В, $-V = -16,5$ В, $U_L = 5,25$ В)	I_{IO}	-	0,15	-	0,15	-	0,15	-	0,15	-	0,15
Время задержки, нс ($+V = 16,5$ В, $-V = -16,5$ В, $U_L = 5,25$ В, $U_{ПЕР} = 5$ мВ)	$t_{d1}, t_{d2},$ t_{d3}, t_{d4}	-	300	-	370	-	300	-	300	-	370
Коэффициент ослабления син- фазных входных напряжений, дБ ($V = \pm 13,5$ В, $U_L = 5,25$ В, $U_{IC} = \pm 10,5$ В)	K_{CMR}	70	-	70	-	70	-	70	-	70	-

Примечания:

- Измерения параметров, указанных в таблице, проводится для обоих компараторов.
- До измерения параметра K_{CMR} на входы предварительно подаётся предельное значение напряжения $U_{IC} = \pm 12$ В.

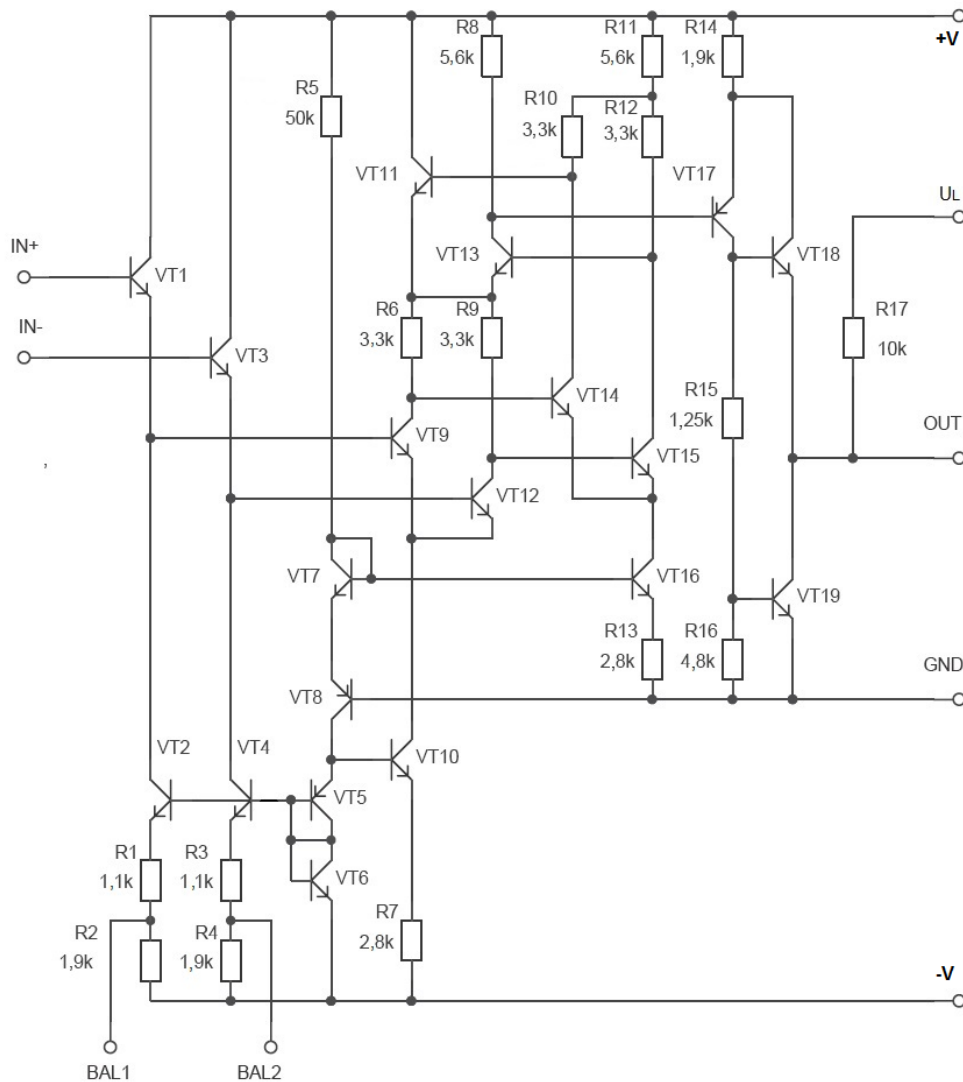
Предельные и предельно допустимые значения режимов эксплуатации

Наименование параметра, единица измерения	Буквенное обозначение	Норма				Время воздействия предельного режима
		Предельно- допустимый режим		Предельный режим		
		не менее	не более	не менее	не более	
Напряжение источника питания положительной полярности, В	+V	13,5	16,5	11	17	-
Напряжение источника питания отрицательной полярности, В	-V	-16,5	-13,5	-17	-11	-
Синфазное входное напряжение, В	U_{IC}	-12	12	-12	12	-
Дифференциальное входное напряжение, В	U_{ID}	-	-	-8	8	-
Максимальный выходной ток, мА	I_{OMAX}	1,8	2,2	-	4	-

Примечание:

- При снижении питающих напряжений от номинальных U_{IC} должно быть на 3 В ниже соответствующего ему питающего напряжения.
- Предельные режимы эксплуатации для изделий начинающихся с буквы "К" не оговариваются.

Схема электрическая принципиальная одного компаратора напряжения



Второй компаратор напряжения имеет аналогичную электрическую схему

Схема состоит из двух независимых компараторов напряжения. Первый компаратор выполнен на транзисторах VT1 - VT19, а второй на транзисторах VT20 - VT38.

Для первого компаратора: сравнение двух аналоговых сигналов, подаваемых на входы компаратора, осуществляется первым дифференциальным каскадом на транзисторах VT9, VT12, VT10 и резисторах R6, R9, R7. В зависимости от полярности и амплитуды на нагрузочных резисторах R6 и R9 первого каскада определяется дифференциальное напряжение, которое усиливается на последующих двух каскадах дифференциальных усилителей на транзисторах VT14, VT15, VT16 и резисторах R10, R12, R11 второго каскада и на VT11, VT13, R8 – третьего каскада.

Для перехода на логические уровни выходного сигнала компаратора применяется транслятор уровня на VT17, R15, R16, R14, который управляет выходным ключом на VT19, R17. Во включенном состоянии компараторов транзисторы VT17, VT18 находятся в активном режиме, а VT19 в режиме насыщения. В варианте сопряжения с ТТЛ микросхемами в выключенном состоянии компараторов транзисторы VT17, VT19, VT18 закрыты. Для формирования уровня логической единицы положительной КМОП логики применяется транзистор VT18, работающий в лавинном режиме. Кроме того транзистор VT18 в режиме логического нуля предотвращает насыщение транзистора VT17 и обеспечивает увеличение быстродействия компаратора. Делитель, состоящий из транзисторов VT6, VT5, VT8, VT7 и резистора R5 обеспечивает смещение для дифференциальных каскадов компаратора. Для обеспечения малых входных токов, разности входных токов, напряжения смещения, малых их температурных дрейфов, по каждому из входов для первого дифференциального каскада включены каскадные эмиттерные повторители VT1, VT2, VT3, VT4, R3, R4, R3, R4. Для компенсации начального напряжения смещения предусмотрены выводы BAL1, BAL2 для подключения внешнего потенциометра величиной 20 кОм. Работа второго компаратора идентична работе первого.

Основные схемы применения

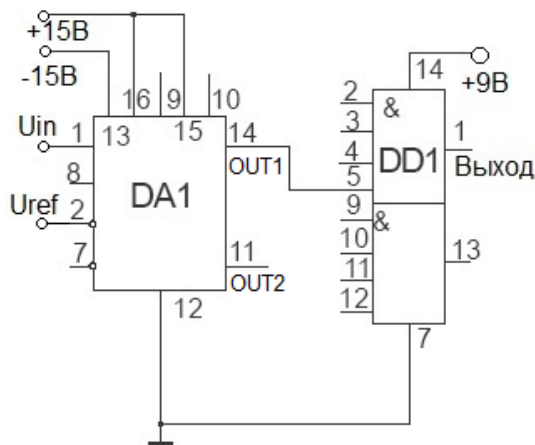
1) функциональная схема включения



DA1 - микросхема 597CA3;
R1 - переменный резистор 20 кОм

Каждый компаратор в отдельности может быть по выходу сопряжен с микросхемами положительной КМОП логики, в то же время второй компаратор в микросхеме может иметь на выходе ТТЛ ИС. Сравнимые сигналы на входах могут быть непрерывными или импульсными с амплитудами от 0 В до ± 8 В.

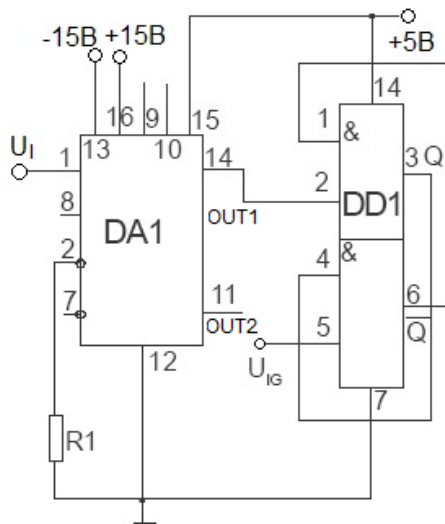
2) функциональная схема включения компаратора с микросхемами КМОП



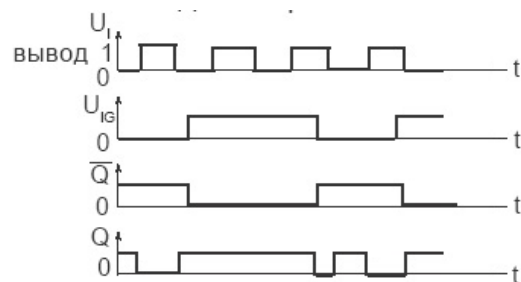
DA1 - микросхема 597CA3;
DD1 - микросхема 164ЛА8;
Uin - источник входного сигнала;
Uref - источник опорного напряжения;

По выходу компаратора можно сопрягать с 164, 564, 764 сериями микросхем.

3) функциональная схема включения для запоминания выходного сигнала компаратора при помощи элементов ТТЛ логики

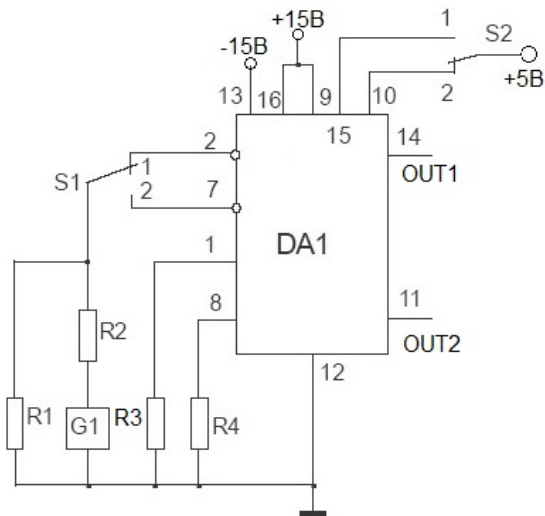


Диаграммы напряжений на выводах микросхемы



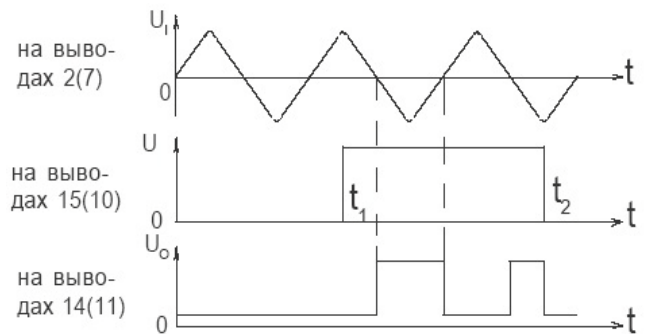
DA1 - микросхема 597CA3;
DD1 - 2 вентиля микросхемы 155ЛА3;
U_I - генератор прямоугольных импульсов $\pm(100...8000)$ мВ частотой не более 500 кГц;
U_б - источник напряжения сброса;
R1 - резистор 10 Ом $\pm 5\%$

4) функциональная схема включения компаратора при бланкировании выходной информации



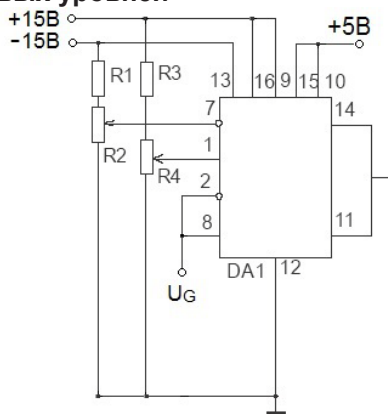
При отсутствии на выводе 15 или 10 напряжения +5В информация со стандартными уровнями ТТЛ отсутствует. В момент t_1 включается переключатель S2 в положение 2 и при нахождении S1 в положении 1 информацию с вывода 14 микросхемы возможно подавать на последующую схему. При переключении S2 в положение 1, в момент времени t_2 информация на выходах 14 (11) компаратора отсутствует.

Диаграммы напряжений на выводах микросхемы

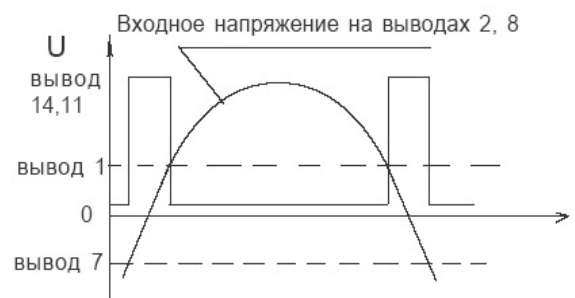


DA1 - микросхема 597CA3;
G1 - генератор синусоидального (или импульсного) напряжения
R1, R3, R4 - резисторы 10 кОм ±5%
R2 - резисторы 10 кОм ±5%

5) функциональная схема включения компараторов в качестве детекторов пороговых уровней



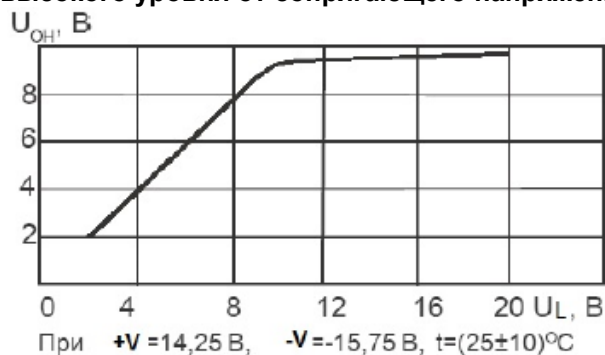
Диаграммы напряжений на выводах микросхемы



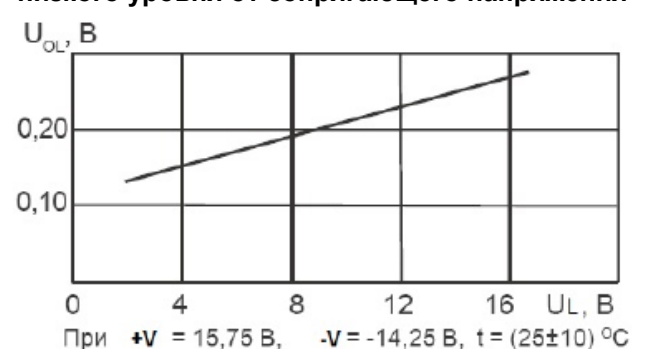
DA1 - микросхема 597CA3;
U_G - генератор синусоидального напряжения 5 В;
R1, R3 - резисторы 5,1 кОм ±5%
R2, R4 - резисторы 10 кОм ±5%

Основные зависимости параметров

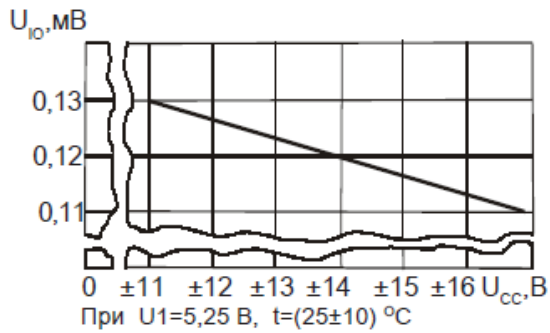
Типовая зависимость выходного напряжения высокого уровня от сопрягающего напряжения



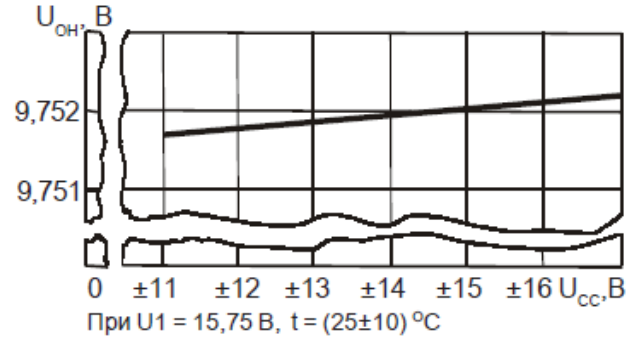
Типовая зависимость выходного напряжения низкого уровня от сопрягающего напряжения



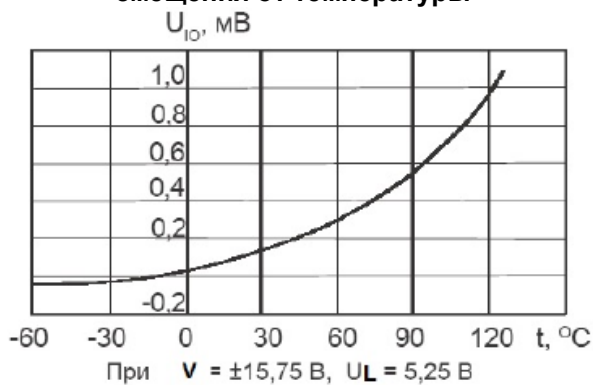
Типовая зависимость напряжения смещения от напряжения питания



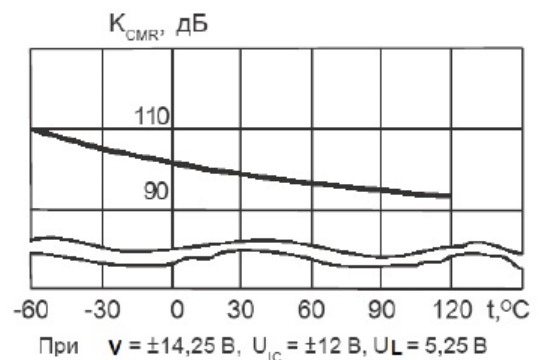
Типовая зависимость выходного напряжения высокого уровня от напряжения питания



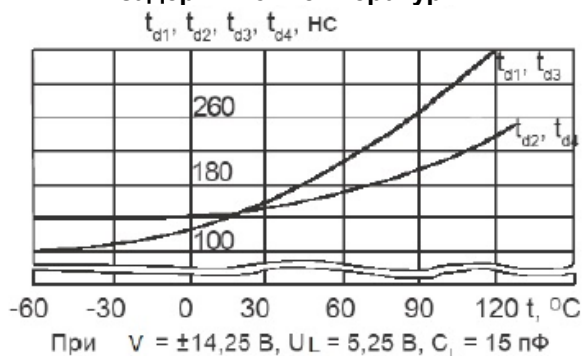
Типовая зависимость напряжения смещения от температуры



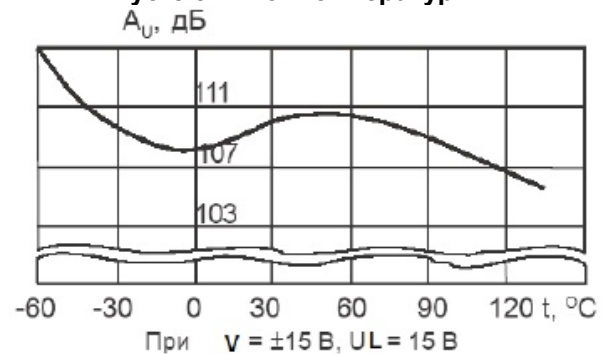
Типовая зависимость коэффициента ослабления синфазных входных напряжений от температуры



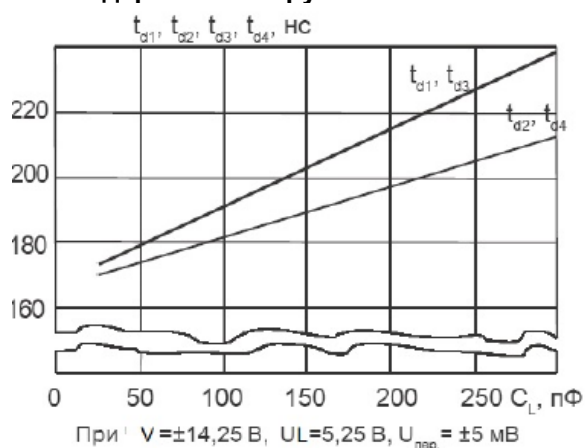
Типовая зависимость времени задержки от температуры



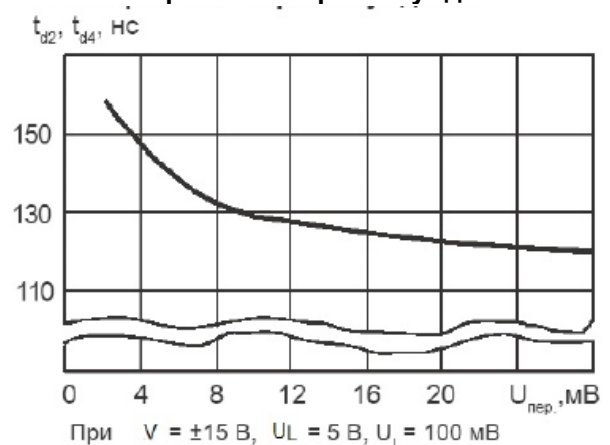
Типовая зависимость коэффициента усиления от температуры



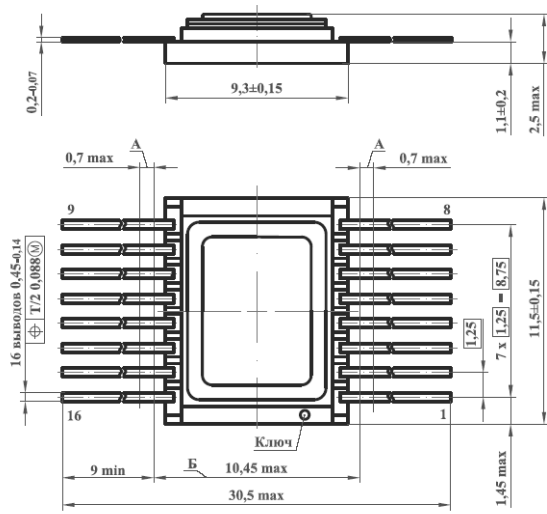
Типовая зависимость времени задержки от нагрузочной емкости



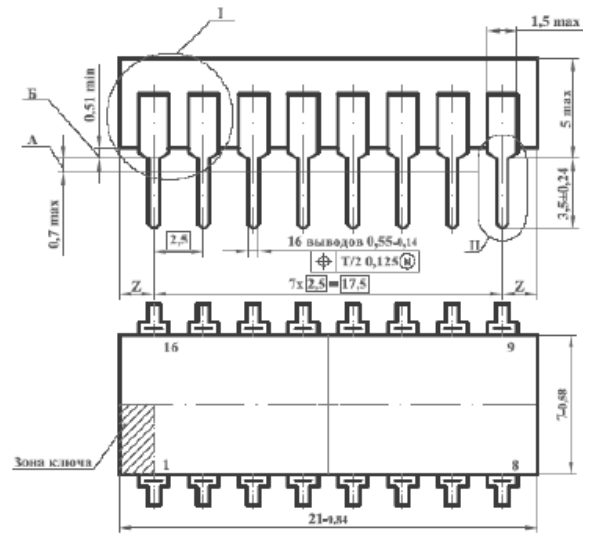
Типовая зависимость времени задержки от напряжения перевозбуждения



Габаритные чертежи используемых корпусов



Корпус 402.16-33



Корпус 238.16-2